

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 2 月 10 日 (10.02.2005)

PCT

(10) 国際公開番号
WO 2005/013475 A1

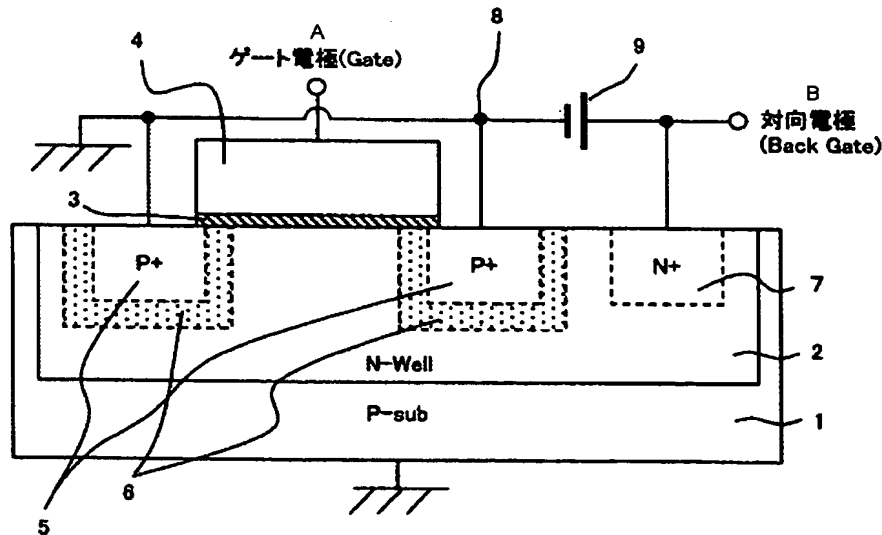
- (51) 国際特許分類: H03B 5/32, 5/36, H01L 27/04
(21) 国際出願番号: PCT/JP2004/011096
(22) 国際出願日: 2004 年 8 月 3 日 (03.08.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願2003-287153 2003 年 8 月 5 日 (05.08.2003) JP
(71) 出願人 (米国を除く全ての指定国について): 東洋通信機株式会社 (TOYO COMMUNICATION EQUIPMENT CO., LTD.) [JP/JP]; 〒2128513 神奈川県川崎市幸区塚越三丁目 4 8 4 番地 Kanagawa (JP). NEC エレクトロニクス株式会社 (NEC ELECTRONICS CORPORATION) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部 1 7 5 3 番地 Kanagawa (JP).

- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 大島 剛 (OHSHIMA, Tsuyoshi) [JP/JP]; 〒2530192 神奈川県高座郡寒川町小谷二丁目 1 番 1 号 東洋通信機株式会社内 Kanagawa (JP). 黒後 重久 (KUROGO, Shigehisa) [JP/JP]; 〒2530192 神奈川県高座郡寒川町小谷二丁目 1 番 1 号 東洋通信機株式会社内 Kanagawa (JP). 石川 匡亨 (ISHIKAWA, Masayuki) [JP/JP]; 〒2530192 神奈川県高座郡寒川町小谷二丁目 1 番 1 号 東洋通信機株式会社内 Kanagawa (JP). 黒澤 晋 (KUROSAWA, Susumu) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部 1 7 5 3 番地 NEC エレクトロニクス株式会社内 Kanagawa (JP). 藤本 裕希 (FUJIMOTO, Yuki) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部 1 7 5 3 番地 NEC エレクトロニクス株式会社内 Kanagawa (JP). 中柴 康隆 (NAKASHIBA, Yasutaka) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部

[続葉有]

(54) Title: PIEZO-OSCILLATOR

(54) 発明の名称: 圧電発振器



A...GATE ELECTRODE (Gate)
B...OPPOSED ELECTRODE (Back Gate)

(57) Abstract: The aged deterioration of frequency stability is improved in a conventional piezo-oscillator using an accumulation type MOS capacitance element. A MOS capacitance element of Pch or Nch transistor type is used in a variable-capacitance circuit used for a piezo-oscillator. A bias voltage is applied between a P type or N type leader electrode formed in the source and drain regions and an N type leader electrode formed in an N-Well region or a P type leader electrode formed in a P-Well region, thereby resolving the aged instability of the MOS capacitance element.

[続葉有]



1753番地 NECエレクトロニクス株式会社内
Kanagawa (JP).

(74) 代理人: 鈴木 均 (SUZUKI, Hitoshi); 〒1640001 東京都
中野区中野 2-28-1 中野JMビル5階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,
LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,
NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,
SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,
KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,
BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,
TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(57) 要約: アキュムレーション型MOS容量素子を使用した従来の圧電発振器における経時的周波数安定度の劣化を改善する。圧電発振器に使用する可変容量回路内のMOS容量素子を、Pchトランジスタ型或いはNchトランジスタ型として、ソース及びドレイン領域に形成されたP型或いはN型の引き出し電極と、N-Well領域に設けたN型引き出し電極或いはP-Well領域に設けたP型引き出し電極との間にバイアス電圧をかけ、MOS容量素子の経時的不安定性を解消する。